

#31

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Koji YOTSUMOTO

Serial No. 09/765,274

Filed January 22, 2001

RECEIVER



: Docket No. 2001_0034A

: Group Art Unit 2681

: THE COMMISSIONER IS AUTHORIZED
TO CHARGE ANY DEFICIENCY IN THE
FEE FOR THIS PAPER TO DEPOSIT
ACCOUNT NO. 23-0975.

CLAIM OF PRIORITY UNDER 35 USC 119

Assistant Commissioner for Patents
Washington, DC 20231

Sir:

Applicant in the above-entitled application hereby claims the date of priority under the International Convention of Japanese Patent Application No. 2000-014281, filed January 24, 2000, and Japanese Patent Application No. 2001-003739, filed January 11, 2001, as acknowledged in the Declaration of this application.

Certified copies of said Japanese Patent Applications are submitted herewith.

Respectfully submitted,

Koji YOTSUMOTO

By Michael S. Huppert

Michael S. Huppert
Registration No. 40,268
Attorney for Applicant

MSH/kjf
Washington, D.C. 20006
Telephone (202) 721-8200
March 14, 2001

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出願年月日
Date of Application:

2000年 1月24日

願番号
Application Number:

特願2000-014281

願人
Applicant(s):

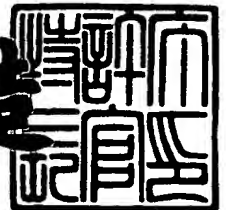
株式会社日立国際電気

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年11月 6日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3091250

【書類名】 特許願

【整理番号】 1990576

【あて先】 特許庁長官 殿

【国際特許分類】 H04B 7/00

【発明者】

【住所又は居所】 東京都中野区東中野三丁目 1 4 番 2 0 号 国際電気株式
会社内

【氏名】 四本 宏二

【特許出願人】

【識別番号】 000001122

【氏名又は名称】 国際電気株式会社

【代理人】

【識別番号】 100098132

【弁理士】

【氏名又は名称】 守山 辰雄

【手数料の表示】

【予納台帳番号】 035873

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9404268

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 受信機

【特許請求の範囲】

【請求項 1】 受信信号のパワーの近似値を検出する受信機であって、

受信信号の I 成分と Q 成分の中で小さい方の値を $1/8$ 倍した値と大きい方の値とを加算する第 1 の演算手段と、

受信信号の I 成分と Q 成分の中で小さい方の値を $1/2$ 倍した値と大きい方の値を $7/8$ 倍した値とを加算する第 2 の演算手段と、

第 1 の演算手段の演算結果と第 2 の演算手段の演算結果の中で大きい方の値を受信信号のパワーの近似値として検出する検出手段と、

を備えたことを特徴とする受信機。

【請求項 2】 受信信号のパワーの近似値を検出する受信機であって、

受信信号の I 成分と Q 成分との大小を比較して大きい方の成分を第 1 の出力値として出力するとともに小さい方の成分を第 2 の出力値として出力する第 1 のコンパレータと、

第 1 のコンパレータからの第 1 の出力値を $1/8$ 倍する 3 ビットシフトレジスタと、

3 ビットシフトレジスタからの出力値を第 1 のコンパレータからの第 1 の出力値から減算する減算器と、

第 1 のコンパレータからの第 2 の出力値を $1/2$ 倍する 1 ビットシフトレジスタと、

1 ビットシフトレジスタからの出力値を $1/4$ 倍する 2 ビットシフトレジスタと、

第 1 のコンパレータからの第 1 の出力値と 2 ビットシフトレジスタからの出力値とを加算する第 1 の加算器と、

減算器からの出力値と 1 ビットシフトレジスタからの出力値とを加算する第 2 の加算器と、

第 1 の加算器からの出力値と第 2 の加算器からの出力値との大小を比較して大きい方の値を受信信号のパワーの近似値として出力する第 2 のコンパレータと、

を備えたことを特徴とする受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、受信信号のパワーの近似値を検出する受信機に関し、特に、高精度な近似値を高速に検出することが可能な受信機に関する。

【0002】

【従来の技術】

例えば通信システムでは受信機により受信信号のパワー（レベル）を検出することが必要不可欠である。一例として、無線通信システムに備えられる移動局装置では、周辺に存在する複数の基地局装置から受信される信号のパワーを受信機により検出して常に比較しており、例えば当該パワーが最大の基地局装置を最適な基地局装置と認識して通信相手として選択している。

【0003】

上記のようなパワー検出は、通常、受信信号に基づく演算処理により実現され、このような演算処理について以下で詳しく説明する。

まず、受信信号のI成分の値をIとするとともにQ成分の値をQとすると、受信信号のパワーPは理論的には式1で示される。なお、受信信号のI成分及びQ成分とは、互いに位相が90度異なる2つのデジタル復調信号のことであり、これらは例えば直交変調が施された受信信号を復調することにより得られる。

【0004】

【数1】

$$P = (I^2 + Q^2)^{1/2} \quad \dots (式1)$$

【0005】

しかし、上記式1で示した演算処理を実際のデジタル回路で実現しようとする、例えばIやQの二乗演算が含まれているために演算に必要な桁数が倍になってしまう。つまり、デジタル回路で必要なビット数が倍になってしまい、このため、回路が大規模となって回路への圧迫が大きくなってしまう。また、このよう

な演算処理を例えばDSP（デジタルシグナルプロセッサ）やCPU（中央処理装置）により実行する場合であっても、上記のような二乗演算があることから演算処理量や演算処理時間が非常に大きくなってしまう。

【0006】

そこで、上記式1に示した厳密な理論式ではなく、受信信号のパワーを演算するための近似的な式を用いることにより、上記式1に示したような積和演算を和算のみにする試みが行われている。

ここで、よく用いられる近似式を式2に示す。なお、Pは受信信号のパワー（ここでは、近似値）を示し、MAX（I，Q）はIとQとで大きい方の値を示し、MIN（I，Q）はIとQとで小さい方の値を示す。

【0007】

【数2】

$$P = (10/11) \times \text{MAX}(I, Q) + (5/11) \times \text{MIN}(I, Q) \quad \dots (\text{式} 2)$$

【0008】

また、従来では上記式2に示される演算式をデジタル回路による演算処理に適した1つの演算式に更に近似しており、当該近似式を式3に示す。

【0009】

【数3】

$$P = \text{MAX}(I, Q) + (1/2) \times \text{MIN}(I, Q) \quad \dots (\text{式} 3)$$

【0010】

また、図5には、受信機が上記式3に示した近似式を用いて受信信号のパワーの近似値を演算する場合における当該パワー近似演算処理の手順の一例を示してある。

すなわち、受信機では、まず、受信信号のI成分及びQ成分をデジタル信号として取り込み（ステップS21）、IとQとの大小を比較する（ステップS22）。

【0011】

この結果、 I の方が大きい場合には例えば $c = I$ とするとともに $d = Q$ とし（ステップ S23）、また、 Q の方が大きい場合には $c = Q$ とするとともに $d = I$ とする（ステップ S24）。

次に、受信機では、 d を 1 ビット右にシフトさせた値（すなわち、 $1/2$ 倍した値）を d' とし（ステップ S25）、そして、 $c + d'$ を演算して当該演算結果を受信信号のパワーの近似値として検出する（ステップ S26）。

【0012】

【発明が解決しようとする課題】

しかしながら、例えば上記式 3 に示した 1 つの近似式（近似式を更に近似したもの）を用いて受信信号のパワーの近似値を検出する従来の受信機では、当該近似式の誤差が大きいため、当該近似値の精度が悪く、通信品質の劣化を引き起こしてしまうといった不具合があった。

一例として、上記したように周辺に存在する基地局装置からの受信信号のパワーを常に検出して比較しているような移動局装置では、当該検出の誤差が大きすぎることから、最適でない基地局装置を最適な基地局装置として誤認して選択してしまう可能性が高くなるといった不具合があった。

【0013】

本発明は、このような従来の課題を解決するためになされたもので、受信信号のパワーの高精度な近似値を高速に検出することが可能な受信機を提供することを目的とする。

また、本発明は、好ましい一態様として、このような高精度で高速な検出を可能とするデジタル回路を備えた受信機を提供することを目的とする。

【0014】

【課題を解決するための手段】

上記目的を達成するため、本発明に係る受信機では、次のようにして、受信信号のパワーの近似値を検出する。

すなわち、第 1 の演算手段が受信信号の I 成分と Q 成分の内で小さい方の値を $1/8$ 倍した値と大きい方の値とを加算し、第 2 の演算手段が受信信号の I 成分

とQ成分の内で小さい方の値を $1/2$ 倍した値と大きい方の値を $7/8$ 倍した値とを加算し、検出手段が第1の演算手段の演算結果と第2の演算手段の演算結果の内で大きい方の値を受信信号のパワーの近似値として検出する。

【0015】

従って、上記のような演算処理は例えば二乗演算を含んでなく、デジタル演算処理に適していることから演算処理を高速にすることができ、また、例えば後述する実施例で示すように従来の受信機と比べて受信信号のパワーを高精度に（すなわち、高精度な近似値を）検出することができることから、高い通信品質を確保することも可能である。

【0016】

また、本発明に係る受信機では、例えば次のようなデジタル回路構成により受信信号のパワーの近似値を検出し、これにより、上記と同様に高精度で高速な検出を実現する。

すなわち、第1のコンパレータが受信信号のI成分とQ成分との大小を比較して大きい方の成分を第1の出力値として出力するとともに小さい方の成分を第2の出力値として出力し、3ビットシフトレジスタが第1のコンパレータからの第1の出力値を $1/8$ 倍し、減算器が3ビットシフトレジスタからの出力値を第1のコンパレータからの第1の出力値から減算し、1ビットシフトレジスタが第1のコンパレータからの第2の出力値を $1/2$ 倍し、2ビットシフトレジスタが1ビットシフトレジスタからの出力値を $1/4$ 倍し、第1の加算器が第1のコンパレータからの第1の出力値と2ビットシフトレジスタからの出力値とを加算し、第2の加算器が減算器からの出力値と1ビットシフトレジスタからの出力値とを加算し、第2のコンパレータが第1の加算器からの出力値と第2の加算器からの出力値との大小を比較して大きい方の値を受信信号のパワーの近似値として出力する。

【0017】

【発明の実施の形態】

本発明の一実施例を図面を参照して説明する。

なお、本例では、例えば基地局装置と移動局装置とが無線通信する無線通信シ

システムの当該移動局装置等に備えられる受信機に本発明を適用した場合を示す。

図 1 には、本例の受信機の構成例を示してあり、この受信機には、無線信号を送受信するアンテナ 1 と、アンテナ 1 により受信される信号を I 成分及び Q 成分に復調等する受信部 (RX 部) 2 と、RX 部 2 から出力される I 成分及び Q 成分をベースバンド信号処理するベースバンド信号処理部 3 と、RX 部 2 から出力される I 成分及び Q 成分を用いて受信信号のパワーの近似値を演算するパワー (POWER) 演算処理部 4 とが備えられている。

【 0 0 1 8 】

ここで、本例の受信機の特徴部分はパワー演算処理部 4 の構成や当該パワー演算処理部 4 により行われる処理に関するものであり、以下では、これらについて詳しく説明する。

図 2 には、本例のパワー演算処理部 4 のデジタル回路構成例を示してあり、このパワー演算処理部 4 には、2 つのコンパレータ 1 1、1 8 と、3 つのシフトレジスタ 1 2、1 4、1 5 と、1 つの減算器 1 3 と、2 つの加算器 1 6、1 7 とが備えられている。

【 0 0 1 9 】

第 1 のコンパレータ 1 1 は RX 部 2 から出力される受信信号の I 成分と Q 成分を入力して当該 I 成分と当該 Q 成分との大小を比較し、大きい方の成分を第 1 の出力値として 3 ビット (3 b i t s) シフトレジスタ 1 2 と減算器 1 3 と第 1 の加算器 1 6 へ出力する一方、小さい方の成分を第 2 の出力値として 1 ビット (1 b i t) シフトレジスタ 1 4 へ出力する機能を有している。

【 0 0 2 0 】

3 ビットシフトレジスタ 1 2 は第 1 のコンパレータ 1 1 から入力される第 1 の出力値を 3 ビット右にシフトさせて (すなわち、 $1/8$ 倍して) 減算器 1 3 へ出力する機能を有している。

減算器 1 3 は第 1 のコンパレータ 1 1 からの第 1 の出力値を入力するとともに、3 ビットシフトレジスタ 1 2 からの $1/8$ 倍値を入力し、当該第 1 の出力値から当該 $1/8$ 倍値を減算して当該減算結果 (すなわち、第 1 の出力値を $7/8$ 倍した値) を第 2 の加算器 1 7 へ出力する機能を有している。

【0021】

1ビットシフトレジスタ14は第1のコンパレータから出力される第2の出力値を入力し、当該第2の出力値を1ビット右にシフトさせて（すなわち、 $1/2$ 倍して）2ビット（2bits）シフトレジスタ15と第2の加算器17へ出力する機能を有している。

2ビットシフトレジスタ15は1ビットシフトレジスタ14からの $1/2$ 倍値を入力し、当該 $1/2$ 倍値を2ビット右にシフトさせて（すなわち、 $1/4$ 倍して）第1の加算器16へ出力する機能を有している。

【0022】

第1の加算器16は第1のコンパレータ11からの第1の出力値を入力するとともに、2ビットシフトレジスタ15からの $1/4$ 倍値（第2の出力値の $1/8$ 倍値）を入力し、当該第1の出力値と当該 $1/4$ 倍値とを加算して当該加算結果を第2のコンパレータ18へ出力する機能を有している。

第2の加算器17は減算器13からの減算結果を入力するとともに、1ビットシフトレジスタ14からの $1/2$ 倍値を入力し、当該減算結果と当該 $1/2$ 倍値とを加算して当該加算結果を第2のコンパレータ18へ出力する機能を有している。

【0023】

第2のコンパレータ18は第1の加算器16から出力される加算結果と第2の加算器17から出力される加算結果との大小を比較し、大きい方の加算結果の値を受信信号のパワーの近似値として出力する機能を有している。

以上のような回路構成により、本例のパワー演算処理部4では、第2のコンパレータ18から出力される値（上記した2つの加算結果の内の大きい方の値）を受信信号のパワー（近似値）として検出する。

【0024】

ここで、上記した第1の加算器16から出力される加算結果P1は式4で示され、上記した第2の加算器17から出力される加算結果P2は式5で示される。なお、式4や式5で示される近似式はデジタル演算処理に適したものであり、デジタル回路を用いて実現し易いものである。

【0025】

【数4】

$$P1 = \text{MAX}(I, Q) + (1/8) \times \text{MIN}(I, Q) \quad \dots (\text{式4})$$

【0026】

【数5】

$$P2 = (14/16) \times \text{MAX}(I, Q) + (1/2) \times \text{MIN}(I, Q) \quad \dots (\text{式5})$$

【0027】

また、第2のコンパレータ18から受信信号のパワー（近似値）Pとして出力される値は式6で示される。なお、MAX(P1, P2)はP1とP2とで大きい方の値を示す。

【0028】

【数6】

$$P = \text{MAX}(P1, P2) \quad \dots (\text{式6})$$

【0029】

また、図3には、本例のパワー演算処理部4により行われるパワー近似演算処理の手順の一例を示してある。

すなわち、パワー演算処理部4では、まず、受信信号のI成分及びQ成分をデジタル信号として取り込み（ステップS1）、第1のコンパレータ11によりIとQとの大小を比較する（ステップS2）。

【0030】

この結果、Iの方が大きい場合には例えばa（第1の出力値）=Iとするとともにb（第2の出力値）=Qとし（ステップS3）、また、Qの方が大きい場合にはa=Qとするとともにb=Iとする（ステップS4）。

【0031】

次に、パワー演算処理部4では、3ビットシフトレジスタ12によりaを3ビ

ット右にシフトさせた値（すなわち、 $1/8$ 倍した値） a' を出力し（ステップ S5）、減算器 13 により a から a' を減算した値 a'' ($= a - a'$) を出力し（ステップ S6）、1 ビットシフトレジスタ 14 により b を 1 ビット右にシフトさせた値（すなわち、 $1/2$ 倍した値） b' を出力し（ステップ S7）、2 ビットシフトレジスタ 15 により b' を 2 ビット右にシフトさせた値（すなわち、 $1/4$ 倍した値） b'' を出力する（ステップ S8）。

【0032】

そして、パワー演算処理部 4 では、第 1 の加算器 16 により $a + b''$ (①式) を算出するとともに第 2 の加算器 17 により $a'' + b'$ (②式) を算出し（ステップ S9）、これら 2 つの算出結果（加算結果）の大小を第 2 のコンパレータ 18 により比較して（ステップ S10）、大きい方の値を選択して受信信号のパワーの近似値として出力する（ステップ S11、ステップ S12）。

このように、本発明による受信機においては、受信信号のパワーの近似値算出を、複数の近似式を用いて行うことを特徴としている。

【0033】

また、図 4 には、本例の受信機により行われるパワー近似演算の精度と、例えば上記従来例で示した式 3 を用いて従来の受信機により行われるパワー近似演算の精度とを比較したグラフの一例を示してあり、グラフの横軸は位相（ラジアン（ $\times \pi$ ））を示し、縦軸はパワーを示してある。

【0034】

同図に示したグラフには、一般的な近似式により得られるパワー近似演算の結果を（a）として示し（一般的近似式）、前記従来の受信機により得られるパワー近似演算の結果を（b）として示し（従来方式）、本例の受信機により得られるパワー近似演算の結果を（c）として示してある（本発明方式）。なお、これらの結果は、 $I^2 + Q^2 = 1$ を理想点としたときに得られるものである。

【0035】

同図のグラフに示されるように、前記従来の受信機により用いられる近似式では計算誤差が大きく、最大で約 11.8 パーセント（%）もの誤差が発生してしまう。更に、例えば移動局装置では S I R（Signal to Interference ratio）の

測定が必要となることがあるが、このような測定を行うと当該測定の誤差が上記した計算誤差に上乗せされるため、従来の受信機では非常に大きな誤差が発生してしまうことになる。

一方、本例の受信機により用いられる近似式では、最大でも0.78パーセント（%）以下の誤差しか発生しないため、非常に誤差が小さく、精度がよい。

【0036】

以上のように、本例の受信機では、例えば上記図2に示したようにシフトレジスタやコンパレータ等から構成されたデジタル回路を用いて、受信信号のパワーの高精度な近似値を高速に検出することができ、これにより、高い通信品質を確保することが可能となる。

【0037】

なお、本例では、第1のコンパレータ11や1ビットシフトレジスタ14や2ビットシフトレジスタ15や第1の加算器16により上記式4に示した加算結果P1を演算する機能により、本発明に言う第1の演算手段が構成されている。

また、本例では、第1のコンパレータ11や3ビットシフトレジスタ12や減算器13や1ビットシフトレジスタ14や第2の加算器17により上記式5に示した加算結果P2を演算する機能により、本発明に言う第2の演算手段が構成されている。

【0038】

また、本例では、これら2つの加算結果P1、P2の内で大きい方の値を第2のコンパレータ18により受信信号のパワーの近似値として選択して検出する機能により、本発明に言う検出手段が構成されている。

ここで、本例では、上記式4～上記式6に示した演算を実現するのに好ましいデジタル回路構成を用いて当該演算を実行したが、近似式について、上記式4～上記式6の実施例のみに限定されるものではなく、例えば複数の近似式を用いて演算を行って受信信号のパワーの近似値となる複数の候補を算出し、これら複数の候補の中から良いものを受信信号のパワーの近似値として検出することを特徴とするものであればよい。また、本発明に係る受信機の構成としても特に限定はなく、本発明に係る受信機では、例えば当該演算をDSPやCPUにより実行す

る構成とすることもできる。

【0039】

すなわち、本例では、本発明に係るパワー近似演算処理を実行するための各機能手段をハードウェア回路から構成したが、本発明では、例えばプロセッサやメモリ等を備えたハードウェア資源においてプロセッサがROMに格納された制御プログラムを実行することにより当該処理を実行する構成が用いられてもよい。また、本発明はこのような制御プログラムを格納したフロッピーディスクやCD-ROM等のコンピュータにより読み取り可能な記録媒体として把握することもでき、当該制御プログラムを記録媒体からコンピュータに入力してプロセッサに実行させることにより、本発明に係る処理を遂行させることができる。

【0040】

また、本発明に係る受信機は、例えば無線通信システムの移動局装置に適用することができるばかりでなく、要は、受信信号のパワー（本発明では、近似値）を検出するものであれば、例えば基地局装置や中継局装置や他の通信装置等に適用することも可能である。

【0041】

【発明の効果】

以上説明したように、本発明に係る受信機によると、複数の近似式を基に、例えばデジタル回路等を用いて、受信信号のI成分とQ成分の内で小さい方の値を $1/8$ 倍した値と大きい方の値とを加算するとともに、受信信号のI成分とQ成分の内で小さい方の値を $1/2$ 倍した値と大きい方の値を $7/8$ 倍した値とを加算し、これら2つの加算結果の内で大きい方の値を受信信号のパワーの近似値として検出するようにしたため、例えば上記実施例で示したように従来の受信機と比べて高精度な近似値を検出することができ、これにより、高精度で高速なパワー検出を実現することができる。

【図面の簡単な説明】

【図1】

本発明の一実施例に係る受信機の構成例を示す図である。

【図2】

パワー演算処理部の回路構成例を示す図である。

【図 3】

本発明の一実施例に係るパワー近似演算処理の手順の一例を示す図である。

【図 4】

従来例に係るパワー近似演算と本発明の一実施例に係るパワー近似演算との比較の一例を示す図である。

【図 5】

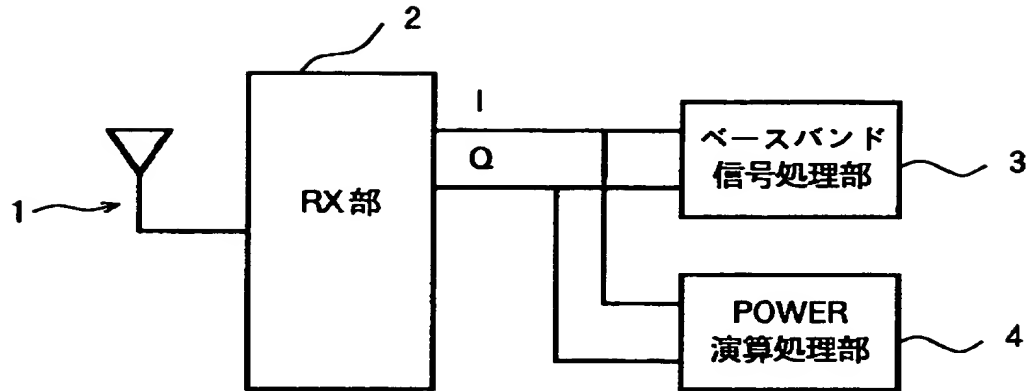
従来例に係るパワー近似演算処理の手順の一例を示す図である。

【符号の説明】

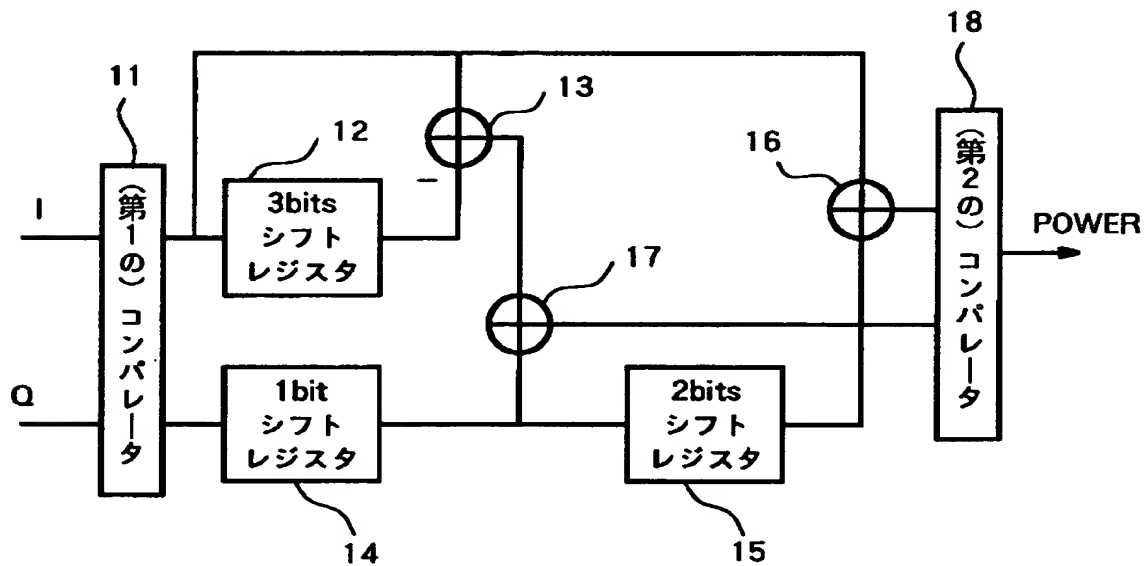
- 1・・・アンテナ、 2・・・受信部、 3・・・ベースバンド信号処理部、
- 4・・・パワー演算処理部、 11・・・第1のコンパレータ、
- 12・・・3ビットシフトレジスタ、 13・・・減衰器、
- 14・・・1ビットシフトレジスタ、 15・・・2ビットシフトレジスタ、
- 16・・・第1の加算器、 17・・・第2の加算器、
- 18・・・第2のコンパレータ、

【書類名】 図面

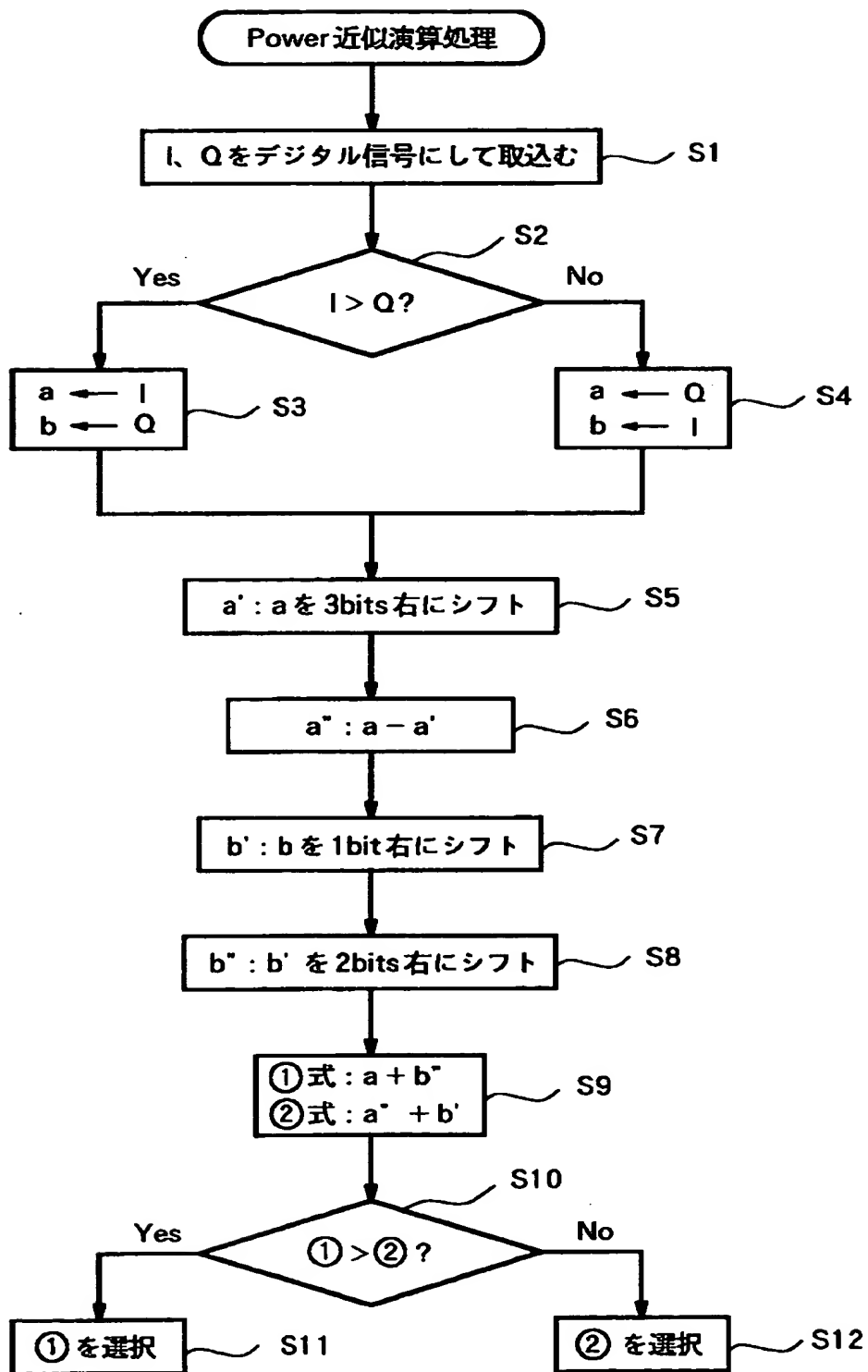
【図 1】



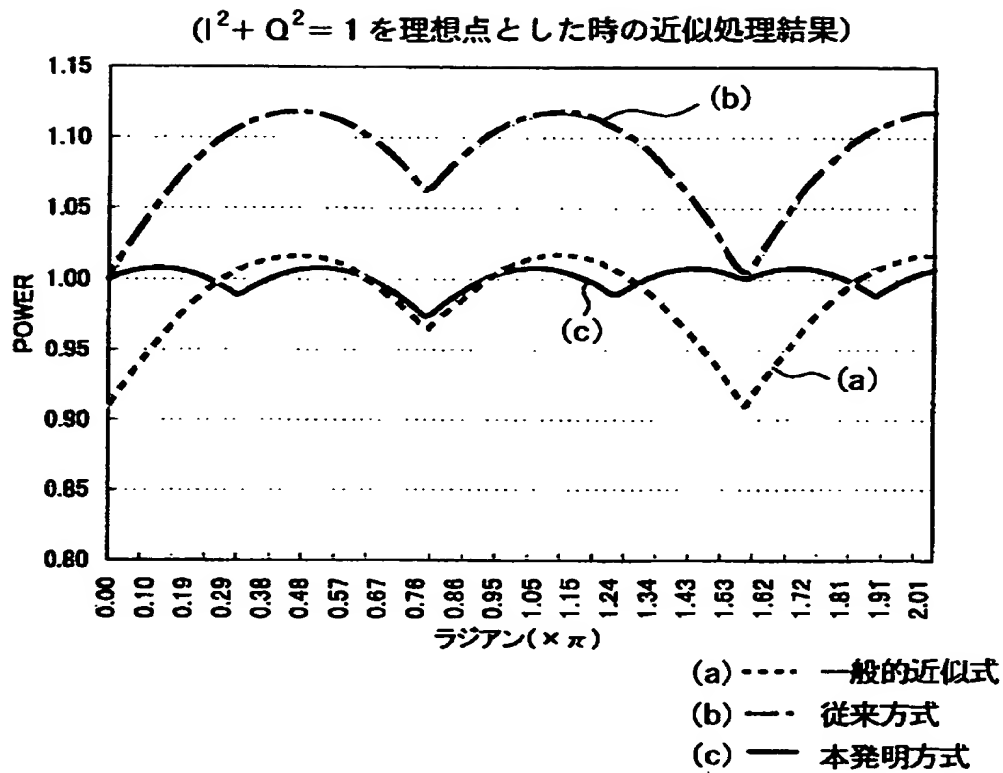
【図 2】



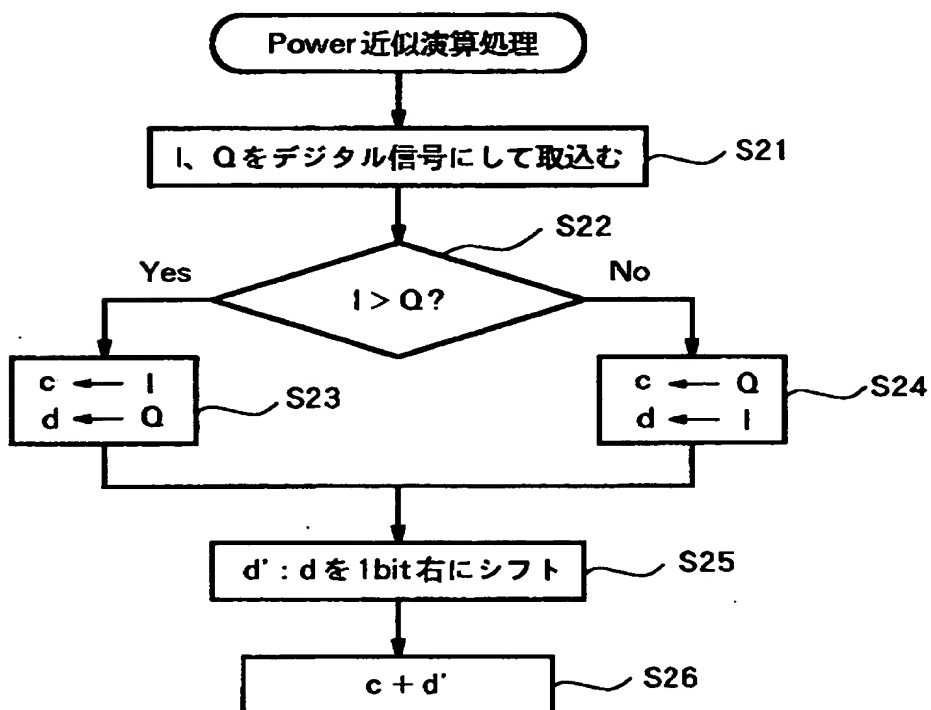
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 受信機で受信信号のパワーの高精度な近似値を高速に検出する。

【解決手段】 第1のコンパレータ11が受信信号のI成分とQ成分との大小を比較して大きい方の成分を第1の出力値として出力し、小さい方の成分を第2の出力値として出力し、3ビットシフトレジスタ12が第1の出力値を $1/8$ 倍し、減算器13が当該 $1/8$ 倍値を第1の出力値から減算し、1ビットシフトレジスタ14が第2の出力値を $1/2$ 倍し、2ビットシフトレジスタ15が当該 $1/2$ 倍値を $1/4$ 倍し、第1の加算器16が第1の出力値と当該 $1/4$ 倍値とを加算し、第2の加算器17が減算器13からの出力値と1ビットシフトレジスタ14からの出力値とを加算し、第2のコンパレータ18がこれら2つの加算結果の大小を比較して大きい方の値を受信信号のパワーの近似値として出力する。

【選択図】 図2

特 2000-014281

認定・付加情報

特許出願の番号	特願2000-014281
受付番号	50000064729
書類名	特許願
担当官	第七担当上席 0096
作成日	平成12年 1月25日

<認定情報・付加情報>

【提出日】 平成12年 1月24日

次頁無

出 願 人 履 歴 情 報

識別番号 {000001122}

1. 変更年月日 1993年11月 1日
[変更理由] 住所変更
住 所 東京都中野区東中野三丁目14番20号
氏 名 国際電気株式会社
2. 変更年月日 2000年10月 6日
[変更理由] 名称変更
住 所 東京都中野区東中野三丁目14番20号
氏 名 株式会社日立国際電気